DOI：10.13890/j.issn.1000-128X.2023.05.015
文章编号：1000-128X(2023)05-0139-06

IGBT 模块动态雪崩测试研究

余　伟[1,2]，郑　宇[1,2]，袁　涛[1,2]，任亚东[1,2]
（1.株洲中车时代半导体有限公司，湖南 株洲　412001；
2.功率半导体与集成技术全国重点实验室，湖南 株洲　412001）

摘　要：在IGBT关断过程中，当芯片内部产生巨大的电场时会发生动态雪崩现象。文章通过设计试验方案并加以验证，探究了不同试验变量对IGBT动态雪崩以及雪崩耐量的影响。结果表明，电流和电感会对模块动态雪崩产生极大的影响，栅极电阻能够延缓模块内部动态雪崩的发生并提升模块雪崩耐量，母线电压也会对模块雪崩耐量的提升产生巨大影响，常温和高温下模块的雪崩耐量差距大。

关键词：IGBT模块；动态雪崩；电流；电感；栅极电阻；电压；温度
中图分类号：TN325+.2　　**文献标识码：**A

A study on dynamic avalanche test of IGBT module

YU Wei[1,2], ZHENG Yu[1,2], YUAN Tao[1,2], REN Yadong[1,2]

(1. Zhuzhou CRRC Times Semiconductor Co., Ltd., Zhuzhou, Hunan 412001, China;
2. State Key Laboratory of Power Semiconductor and Integration Technology, Zhuzhou, Hunan 412001, China)

Abstract: During the turn-off of IGBT modules, dynamic avalanche will occur when a large electric field is generated inside the chip. In this paper, an experimental scheme was designed and verified to analyze the effect of different factors on dynamic avalanche and the avalanche tolerance of IGBT module. The results show that current and inductance have a great effect on the dynamic avalanche of the module. Gate resistance can delay the occurrence of dynamic avalanche inside the module and improve the avalanche resistance of the module. Bus voltage also has a huge effect on the improvement of module avalanche resistance. There is a large difference in avalanche resistance of the module between normal temperature and high temperature.

Keywords: IGBT module; dynamic avalanche; current; inductance; gate resistance; voltage; temperature

0　引言

绝缘栅双极型晶体管（Insulated Gate Bipolar Transistor，IGBT）既具有双极型三极管通流能力强、饱和压降低等特点，又具有MOSFET输入阻抗高、开关速度快、驱动功率小等优点[1]，被广泛应用于智能电网、高速铁路、电动汽车和航空电源等领域。

半导体能够承受高电压而不会产生明显的电流突变是由于雪崩击穿的限制，这与其结构内部的电场分布有关，功率器件的优化设计方向是击穿电压满足应用需求且通态压降降低，以减小功耗[2]。

目前，国内外虽有文献对IGBT模块的动态雪崩原理进行了较多分析，且对动态雪崩能量也提出了计算公式，但是并没有对影响器件雪崩能量的测试方面的因素进行试验验证和分析。本文借鉴相关文献的思路[3]，利用测试机台搭建了简单的动态雪崩测试回路；通过拉偏测试电流I_C和负载电感L_S，验证了器件动态雪崩的实际测试能量与理论计算的一致性；同时通过调整关断电阻，有效提升了模块的动态雪崩能量，这说明模块对雪崩能量的耐受能力并不固定，而是根据测试条件变化而变化的，该发现对模块雪崩能力的标定具有较大的指导意义；通过对比模块不同温度下的动态雪崩耐受能力，验证了热失效为动态雪崩失效的

基金项目：湖南省创新平台与人才计划项目（2021RC4049）
通信作者：郑　宇（1993—），男，硕士，主要从事功率半导体器件应用与测试工作；E-mail: 15651629882@163.com
引用格式：余伟, 郑宇, 袁涛, 等. IGBT模块动态雪崩测试研究[J]. 机车电传动, 2023(5): 139-144.
Citation：YU Wei, ZHENG Yu, YUAN Tao, et al. A study on dynamic avalanche test of IGBT module[J]. Electric drive for locomotives,2023(5): 139-144.

主要形式。

1 IGBT 模块动态雪崩测试原理

功率器件通过耗尽层来承受电压。在IGBT模块的关断过程中，可动载流子在高电场中加速，当它们获得了足够能量时，就会在与晶格原子的碰撞过程中产生电子空穴对。电场峰值一旦达到临界场强，雪崩碰撞电离就会提前发生，这就形成了动态雪崩[3]。

为了探究模块动态雪崩，搭建了如图1所示的试验回路[3]。在半桥模块中，选取下管为被测对象，并对其栅极施加单脉冲信号，电感L_S为储能组件，在开通过程中积蓄能量。当器件关断时，由于电感很大，抑制电流下降，IGBT必须承受感生电压，故过压很高。此过程器件内发生动态雪崩，同时载流子在IGBT内逐步被抽离空间电荷区。在IGBT关断过程的初始阶段，即MOS沟道尚未完全关闭之前，会有电子从沟道注入到空间电荷区，对进入该区的空穴起到补偿作用，可暂时抑制集电极处PN结的电场抬头和动态雪崩[3]，此时电流迅速下降。当MOS沟道完全关闭之后，在内部电场作用下，器件内部发生动态雪崩，电流有一个迅速增大的过程，具体波形如图2所示。

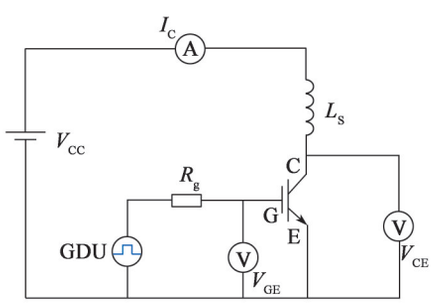

图1 动态雪崩测试方法

Fig. 1 Test method of dynamic avalanche

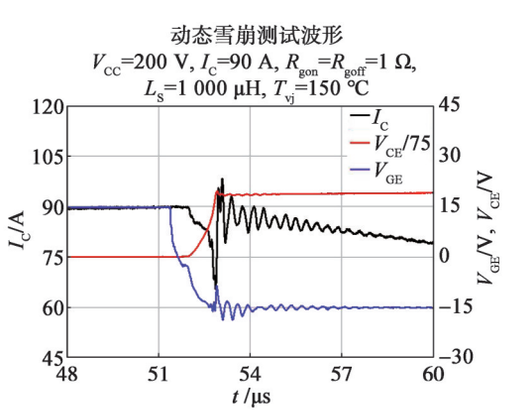

图2 关断电流波形

Fig. 2 Waveform of turn-off current

典型的动态雪崩波形如图3所示。图3中测试条件为：母线电压V_{CC}=200 V，I_C=20 A，R_g=1 Ω，L_S=1 000 μH，模块结温T_{vj}=150 ℃。当回路中的L_S非常大时，电感内部存储大量能量，因此，即使在测试电压和电流非常小的情况下，也能迫使芯片内部产生巨大电场从而出现动态雪崩现象。

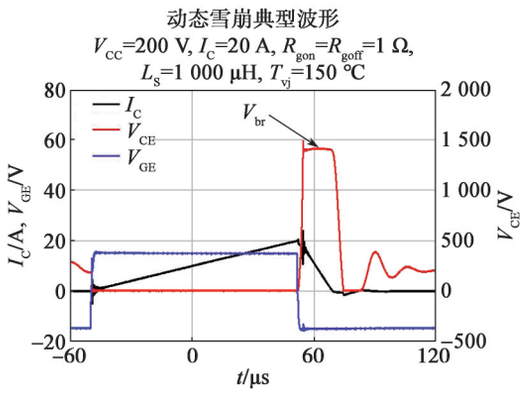

图3 典型动态雪崩测试波形

Fig. 3 Typical waveform of dynamic avalanche

IGBT模块动态雪崩能量E_{AS}与电感L_S、电流I_C的关系[4-5]为

$$E_{AS}=\frac{1}{2}\times L_S\times I_C^2 \tag{1}$$

本文将首先从电流、电感的维度进行试验探究，通过对比实际测试和公式计算得出的雪崩能量值，验证公式的准确性。并探究栅极电阻R_g、测试电压V_{CC}以及模块结温T_{vj}（通过设备加热，每次雪崩测试前，先测试模块阈值电压，确保结温准确）对模块雪崩耐量的影响。

2 测试参数对动态雪崩的影响

2.1 电流对动态雪崩测试的影响

固定电压V_{CC}=200 V，R_g=1 Ω，L_S=1 000 μH，模块结温T_{vj}=150 ℃。不断增大测试电流I_C直至模块失效。通过式(1)计算得出理论上的雪崩能量值，与实际测试结果进行对比（通过测试波形积分获取），对比结果如图4所示。由计算结果得知，在电流较小的测试条件下，实际测试得出的结果与理论计算基本一致。

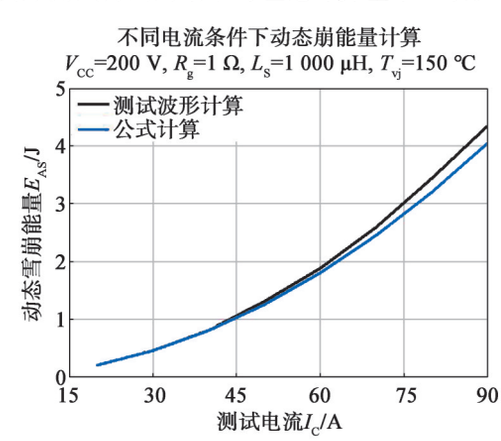

图4 不同电流下的动态雪崩能量

Fig. 4 Avalanche energy under different test current

在测试过程中，当电流I_C增加至95 A时，模块失效，失效波形如图5所示。在关断的过程中，电流突然

增大，并随后发生剧烈振荡，电压在电流突然增大的瞬间降为0 V，栅极信号也出现与电流类似的振荡。

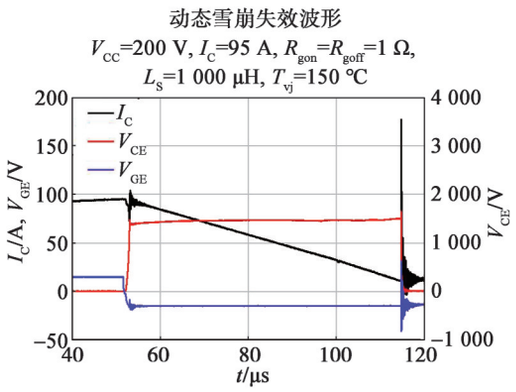

图5　动态雪崩失效波形

Fig. 5　Failure waveform of dynamic avalanche

在该条件下测试得到模块雪崩耐量为4.35 J。随着电流I_C逐渐增大，关断过程中模块两端的电压V_{br}（如图3所示）变化如图6所示。V_{br}随着电流I_C的逐渐增大而增大，而在失效电流I_C=95 A时，V_{br}呈现下降趋势。在模块动态雪崩过程中产生的V_{br}远超过模块的额定电压，然而模块未发生过压失效。

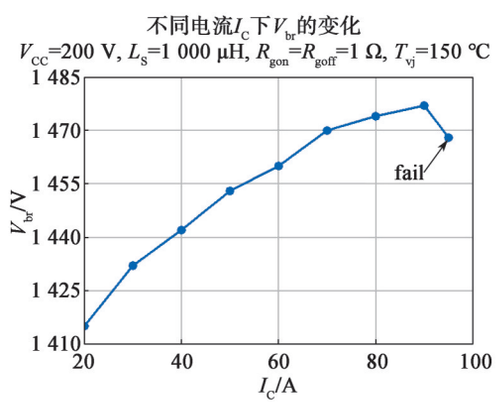

图6　不同电流下的V_{br}

Fig. 6　Breakdown voltage under different test currents

在器件栅极信号关断过程中，模块测试管两端电压迅速上升，并在后续的整个雪崩动态过程中承受电压V_{br}。被测管两端的电压变化率dv/dt与雪崩过程中电流关断的变化率di/dt随测试电流I_C变化而变化的情况如表1所示。由表1可知，随着I_C的增加，dv/dt逐渐增加，而di/dt基本维持不变，且仅有1.2 A/μs左右。

2.2　负载电感对动态雪崩测试的影响

在图1所示的回路中，母线电压V_{CC}=200 V，R_g=1 Ω，模块结温T_{vj}=150 ℃不变，更改L_S=2 000 μH后进行测试。

当电流I_C=60 A时，与L_S=1 000 μH时的波形对比如图7所示。根据式(1)可知，模块雪崩动态能量E_{AS}与电感的选取有关。在L_S=2 000 μH的条件下，通过实际测试与公式计算得出不同电流I_C下的E_{AS}，其结果如图8所示。

表1　不同电流下的dv/dt与di/dt

Table 1　dv/dt & di/dt under different currents

I_C/A	dv/dt/(V·μs^{-1})	di/dt/(A·μs^{-1})
20	1 389	1.2
30	2 138	1.2
40	2 827	1.2
50	2 857	1.2
60	3 097	1.2
70	3 578	1.2
80	4 198	1.3
90	4 467	1.3
95	4 405	1.3

注：测试条件为V_{CC}=200 V, R_g=1 Ω, L_S=1 000 μH, T_{vj}=150 ℃。

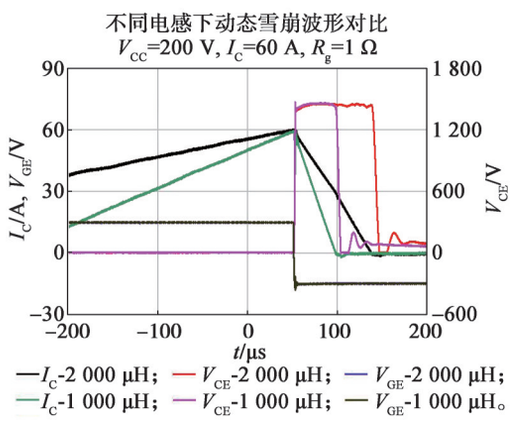

图7　不同电感下动态雪崩对比波形

Fig. 7　Waveform comparison of dynamic avalanche under different inductances

由图8可知，在不同电流下，测试波形计算得出的动态雪崩能量与公式计算得出的能量十分吻合。当增大测试电流至I_C=67 A时，模块失效，失效波形如图9所示。

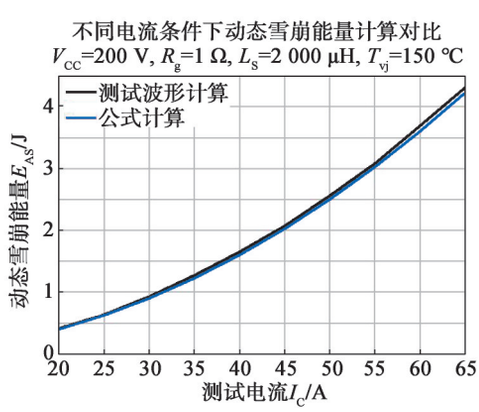

图8　不同电流下的态雪崩能量

Fig. 8　Dynamic avalanche energy under different currents

在该测试条件下模块雪崩耐量为4.31 J，与2.1节中得出的雪崩耐量4.35 J几乎一致。由式(1)可知，在测试电感L_S增大1倍的情况下，模块失效时（即达到模块雪崩耐量值）的测试电流I_C应该仅为2.1节中失效电流的0.707倍。由测试结果得出，实际测试情况与公式

计算结果完全吻合。

测试过程中 V_{br} 随着电流 I_C 的变化如图 10 所示。整体变化过程与 L_S=1 000 μH 时的情况相似。在栅极关断过程中，被测管两端的电压变化率 dv/dt 与动态雪崩过程中电流关断的变化率 di/dt 随测试电流 I_C 变化而变化的情况如表 2 所示。从数据可得出 di/dt 约为 2.1 节测试条件下的 0.5 倍，而 dv/dt 则存在一定差异。

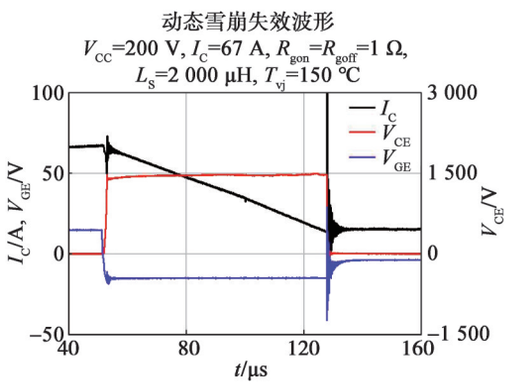

图 9　动态雪崩失效波形

Fig. 9　Failure waveform of dynamic avalanche

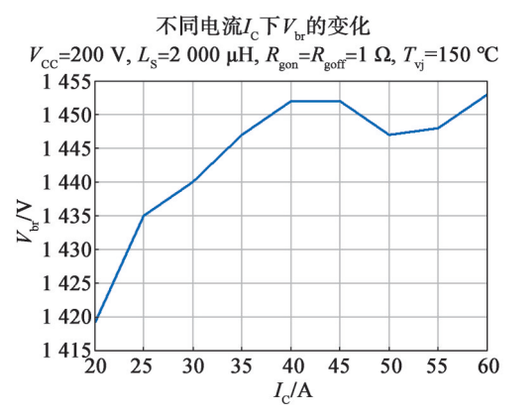

图 10　不同电流下 V_{br} 的变化

Fig. 10　Breakdown voltage variation under different currents

表 2　不同电流下的 dv/dt 与 di/dt

Table 2　dv/dt & di/dt under different currents

I_C/A	dv/dt/(V·μs^{-1})	di/dt/(A·μs^{-1})
20	1 309	0.6
30	1 840	0.6
40	2 355	0.6
45	2 368	0.6
50	2 492	0.6
60	2 959	0.7
65	3 139	0.7

注：测试条件为 V_{CC}=200 V, R_g=1 Ω, L_S=2 000 μH, T_{vj}=150 ℃。

2.3　栅极关断电阻对动态雪崩测试的影响

在 2.2 节中简单阐述了 IGBT 关断过程中产生动态雪崩现象的机理。当 MOS 沟道完全关闭之后，在内部电场的作用下，器件发生动态雪崩，电流有一个迅速增大的过程。增大栅极电阻，减缓 MOS 沟道关闭速度，能推迟动态雪崩发生的时间，具体的对比波形如图 11 所示。

增大栅极电阻至 R_g=10 Ω，在 V_{CC}=200 V，L_S=1 000 μH，模块结温 T_{vj}=150 ℃的条件下，当电流 I_C 增加至 110 A 后发生失效，失效波形如图 12 所示。

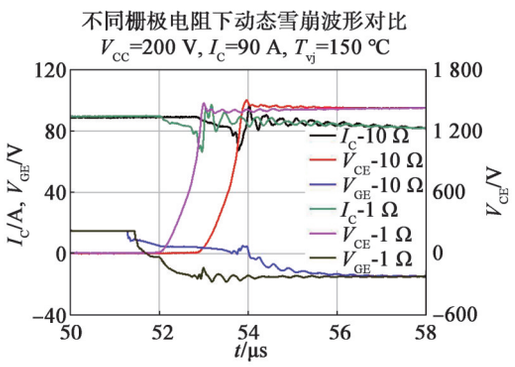

图 11　不同电阻下动态雪崩波形对比

Fig. 11　Waveform comparison of dynamic avalanche under different resistors

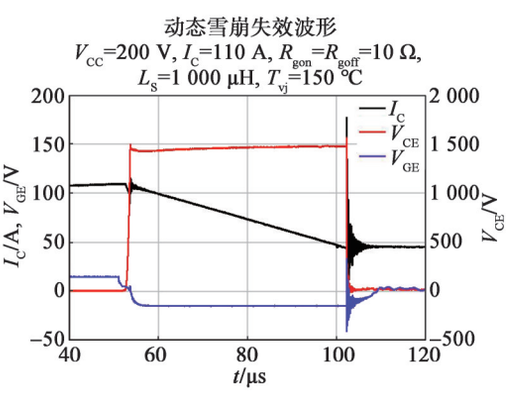

图 12　动态雪崩失效波形

Fig. 12　Failure waveform of dynamic avalanche

在增大栅极电阻至 10 Ω 后，模块的雪崩耐量增加至 5.23 J。不同电流 I_C 时模块的动态雪崩能量与式(1)计算得出的结果对比如图 13 所示。可以得出，虽然增大了栅极电阻，但是在相同的测试电流下，不同电阻的动态雪崩能量几乎一致，且与理论公式计算得出的结果十分吻合。从测试结果可知，在增大栅极电阻后，由于模块产生动态雪崩现象有一定滞后，因此模块能承受更大的动态雪崩能量。

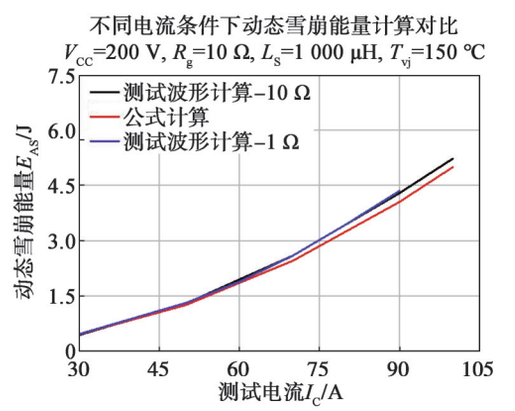

图 13　不同电流下的雪崩能量

Fig. 13　Avalanche energy under different currents

从该测试结果可得出，模块的动态雪崩耐受能力并不是固定的，其与测试条件紧密相关。该测试结果对于芯片动态雪崩测试筛选具有较大的指导意义，通过对栅极电阻的调整，能够有效调节筛选力度。

测试过程中 V_{br} 随电流 I_C 变化情况如图 14 所示。其整体变化过程与 R_g=1 Ω 时的情况相似。在栅极关断过程中，被测管两端的电压变化率 dv/dt 与雪崩过程中电流的变化率 di/dt 随测试电流 I_C 变化而变化的情况如表 3 所示。di/dt 与 2.1 节测试条件下的结果几乎一致。在 2.1 节中，dv/dt 随着电流的增大而有较大的增加速度，在本节的测试条件下，dv/dt 增长缓慢，且在小电流下几乎一致。

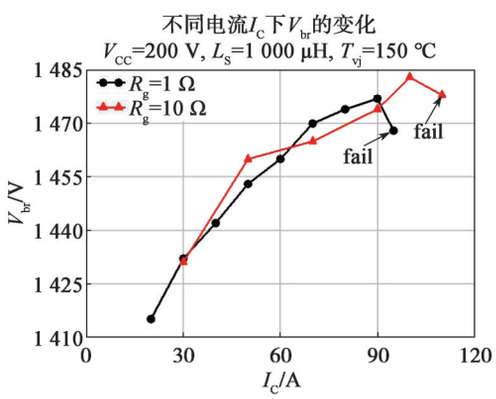

图 14　不同电流下 V_{br} 的变化

Fig. 14　Breakdown voltage variation under different currents

表 3　不同 I_C 下的 dv/dt 与 di/dt

Table 3　dv/dt & di/dt under different I_C

I_C/A	dv/dt/(V·μs^{-1})	di/dt/(A·μs^{-1})
30	2 030	1.2
50	2 769	1.2
70	3 578	1.3
90	3 680	1.3
100	3 760	1.4

注：测试条件为 V_{CC}=200 V, R_g=10 Ω, L_S=1 000 μH, T_{vj}=150 ℃。

2.4　母线电压对动态雪崩测试的影响

当模块在固定的测试电压 V_{CC} 下，发生动态雪崩的过程中会承受远超额定电压的平台电压 V_{br}，在提升测试电流时，V_{br} 会有一个上升的趋势，为了探究 V_{br} 和动态雪崩能量 E_{AS} 与 V_{CC} 之间的关系，本节设计试验时，固定 I_C=75 A，L_S=1 000 μH，R_g=1 Ω，T_{vj}=150 ℃，增加测试母线电压 V_{CC}。

模块在 V_{CC}=1 100 V 时出现失效，失效波形如图 15 所示。在该测试条件下，模块的雪崩耐量为 5.54 J，相比前 3 节中的测试结果有一定增加。与前 3 节不同的是当 V_{CC}≥400 V 时电流在关断的过程中有明显的转折现象。

在不同测试电压 V_{CC} 下，V_{br} 与雪崩能量 E_{AS} 变化如表 4 所示。由表 4 可知，在 V_{CC} 增加的条件下，V_{br} 与 E_{AS} 也有一定的增加，然而其增加幅度远不如增加电流条件下的测试结果。

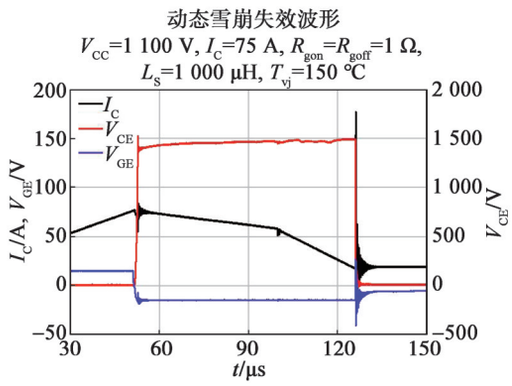

图 15　动态雪崩失效波形

Fig. 15　Failure waveform of dynamic avalanche

表 4　不同 V_{CC} 下的 V_{br} 与 E_{AS}

Table 4　V_{br} & E_{AS} under different V_{CC}

V_{CC}/V	V_{br}/V	E_{AS}/J
300	1 454	3.48
400	1 454	3.41
500	1 455	3.69
600	1 458	4.22
700	1 458	4.58
800	1 466	4.97
900	1 470	5.14
1 000	1 472	5.54

注：测试条件为 I_C=75 A, R_g=1 Ω, L_S=1 000 μH, T_{vj}=150 ℃。

2.5　温度对动态雪崩测试的影响

由文献[6]可知，模块发生动态雪崩时，电感中存储的能量通过模块内部缓慢释放，此时会造成模块结温迅速升高，当超过芯片能承受的温度时模块发生失效。前面 4 节中，均在模块结温 T_{vj} =150 ℃下进行试验，本节设计试验在 T_{vj} =25 ℃下进行（环境温度 25 ℃，每次雪崩测试前，先测试模块阈值电压，确保温度稳定）。

在 V_{CC}=200 V，L_S=1 000 μH，R_g=1 Ω 条件下，持续增大电流，当电流 I_C=160 A 时，模块仍未出现失效。常温与高温的对比波形如图 16 所示。

从图 16 可以看出，在常温下模块有着更小的 V_{br}，且关断速度更快。与高温条件下测试不同的是，在电流减小至 0 A 后，模块两端的电压 V_{br} 并没有迅速减小至 0 V 而是持续了一段时间之后再迅速降低至 0 V。在常温条件下测试，实际测试 E_{AS} 与理论公式计算值对比如图 17 所示，这与 2.1 节中结果十分吻合。

为了得出模块在常温下的动态雪崩耐量，增大 V_{CC} 至 300 V，电感、电阻保持不变，此时在 I_C=210 A 时失效，在该条件下模块的雪崩耐量为 22.20 J。可见，常温下模块的雪崩耐量远远大于高温下的雪崩耐量，也

从侧面验证了热失效为动态雪崩失效的主要形式[7-10]。

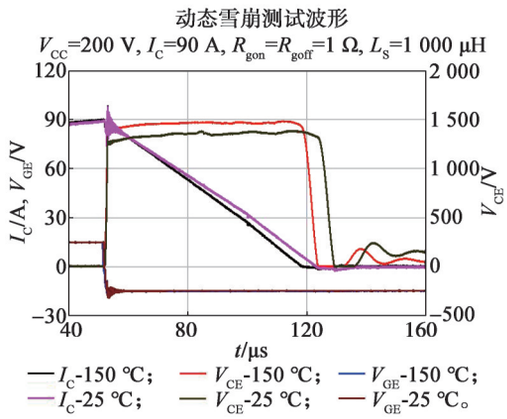

图 16 不同温度下动态雪崩波形对比

Fig. 16 Waveform comparison of dynamic avalanche under different temperature

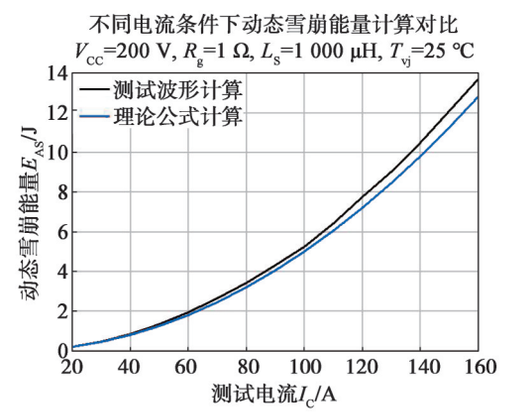

图 17 不同电流下的雪崩能量

Fig. 17 Avalanche energy under different current

3 结束语

本文利用测试机台搭建了简单的动态雪崩测试回路，通过拉偏测试电流I_C与负载电感L_S验证了器件动态雪崩能量与理论计算公式的一致性。同时验证了通过调整关断电阻可有效提升模块动态雪崩能量，说明模块对雪崩能量的耐受能力并不固定，而是根据测试条件变化的，该发现对于模块雪崩能力的标定具有较大的指导意义。发现高温和常温下模块的雪崩耐量差距极大，也从侧面验证了热失效是动态雪崩失效的主要形式。

动态雪崩测试对模块以及芯片的筛选十分有意义，其试验回路简单，对测试机台的杂散电感要求小，仅需在相对小的电压和电流条件下进行测试，比传统动态测试对测试机台的要求低，能对芯片和模块进行有效筛选。本文对动态雪崩测试条件的研究，对量产芯片和模块筛选时合理选取栅极配置和温度，有效筛选出具有缺陷的产品具有重要工程价值。

参考文献：

[1] IKEDA Y, IIZUKA Y, HINATA Y, et al. Investigation on wirebond-less power module structure with high-density packaging and high reliability[C]//IEEE. 2011 IEEE 23rd International Symposium on Power Semiconductor Devices and ICs. San Diego: IEEE, 2011: 272-275.

[2] BALIGA B J. Fundamentals of power semiconductor devices[M]. New York: Springer, 2008.

[3] SPETIK R, FUJIWARA S, HO I, et al. Analysis and design considerations of low-voltage trench MOSFET for inductive load switching applications[C]//IEEE. 2020 32nd International Symposium on Power Semiconductor Devices and ICs. Vienna: IEEE, 2020: 557-560.

[4] LU J, TIAN X L, LU S J, et al. Dynamic avalanche behavior of power MOSFETs and IGBTs under unclamped inductive switching conditions[J]. Journal of semiconductors, 2013, 34(3): 034002.

[5] STOLTENBURG R R. Boundary of power-MOSFET, unclamped inductive-switching, avalanche-current capability [C]//IEEE. Fourth Annual IEEE Applied Power Electronics Conference and Exposition. Baltimore: IEEE, 1989: 359-364.

[6] GEISSMANN S, DE MICHIELIS L, CORVASCE C, et al. Extraction of dynamic avalanche during IGBT turn off[J]. Microelectronics reliability, 2017, 76/77: 495-499.

[7] SHOJI T, ISHIKO M, FUKAMI T, et al. Investigations on current filamentation of IGBTs under undamped inductive switching conditions[C]//IEEE. The 17th International Symposium on Power Semiconductor Devices and ICs. Santa Barbara: IEEE, 2005: 227-230.

[8] RICCIO M, ROSSI L, IRACE A, et al. Analysis of large area trench-IGBT current distribution under UIS test with the aid of lock-in thermography[J]. Microelectronics reliability, 2010, 50(9/10/11): 1725-1730.

[9] WACHUTKA G K. Rigorous thermodynamic treatment of heat generation and conduction in semiconductor device modeling[J]. IEEE transactions on computer-aided design of integrated circuits and systems, 1990, 9(11): 1141-1149.

[10] LU J, WANG L X, LU S J, et al. Avalanche behavior of power MOSFETs under different temperature conditions[J]. Journal of semiconductors, 2011, 32(1): 014001.

收稿日期：2023-08-06